

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-079123

(43)Date of publication of application : 20.03.1995

(51)Int.Cl.

H03G 3/10
H03F 1/34
H03F 3/60

(21)Application number : 05-221516

(71)Applicant : FUJITSU LTD

(22)Date of filing : 07.09.1993

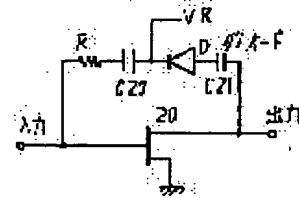
(72)Inventor : KAWAI SHINICHI
CHONO GAKUYO
UEDA HIROKAZU

(54) MICROWAVE BAND VARIABLE GAIN AMPLIFIER

(57)Abstract:

PURPOSE: To provide a microwave band variable gain amplifier 10 which the gain adjustment is easy and a change in an operating frequency band width is small even when the gain is changed with respect to the microwave band variable gain amplifier.

CONSTITUTION: A negative feedback circuit being a series circuit comprising DC cut-off capacitors C20, C21, a diode D and a resistor R in which a variable voltage is impressed to a connecting point between the diode D and the resistor R is provided between a collector and a base of a transistor(TR) 20 to which an emitter is grounded.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-79123

(43) 公開日 平成7年(1995)3月20日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 G 3/10	D			
H 0 3 F 1/34		9067-5 J		
3/60				

審査請求 未請求 請求項の数1 O L (全 3 頁)

(21) 出願番号 特願平5-221516

(22) 出願日 平成5年(1993)9月7日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 河合 慎一

北海道札幌市中央区北一条西2丁目1番地

富士通北海道デジタル・テクノロジー株式会社内

(72) 発明者 鎌野 岳陽

北海道札幌市中央区北一条西2丁目1番地

富士通北海道デジタル・テクノロジー株式会社内

(74) 代理人 弁理士 井桁 貞一

最終頁に続く

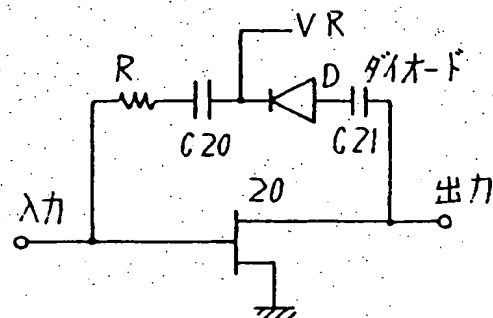
(54) 【発明の名称】 マイクロ波帯可変利得増幅器

(57) 【要約】

【目的】 マイクロ波帯可変利得増幅器に関し、利得の調整が容易で且つ利得を変化しても使用周波数帯域幅の変化が少ないマイクロ波帯可変利得増幅器の提供を目的とする。

【構成】 エミッタが接地されたトランジスタ20のコレクタとベース間に、直流カット用コンデンサC20、C21とダイオードDと抵抗Rの直列回路で且つ該ダイオードDと該抵抗Rの接続点に可変出来る電圧を印加した負帰還回路を設けた構成とする。

本発明の原理回路図



【特許請求の範囲】

【請求項1】 エミッタが接地されたトランジスタ(20)のコレクタとベース間に、直流カット用コンデンサ(C20、C21)とダイオード(D)と抵抗(R)の直列回路で且つ該ダイオード(D)と該抵抗(R)の接続点に可変出来る電圧を印加した負帰還回路を設けたことを特徴とするマイクロ波帯可変利得増幅器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、マイクロ波帯の信号を増幅する利得を可変出来る、マイクロ波帯可変利得増幅器の改良に関する。

【0002】

【従来の技術】 図3は従来例のマイクロ波帯可変利得増幅器の回路図である。図中、20はソースが接地されたFET、C11、C15は直流カットコンデンサ、C12、C16はインピーダンス整合用コンデンサ、C13、C14はバイパス用コンデンサ、11～14はマイクロストリップライン、15は入力側インピーダンス整合回路で、コンデンサC11～C13、マイクロストリップライン11、12で構成され、16は出力側インピーダンス整合回路で、コンデンサC14～C16、マイクロストリップライン13、14で構成されている。

【0003】 FET20のゲートにはマイクロストリップライン12を介してゲート電圧VGが印加されており、FET20のドレインにはマイクロストリップライン16を介してドレイン電圧VDが印加されており、マイクロ波帯の入力信号は、入力側インピーダンス整合回路15を介してFET20のゲートに投入し、増幅されFET20のドレインより、出力側インピーダンス整合回路16を介して出力される。

【0004】 この場合利得を可変するのには、ゲート電圧VG又はドレイン電圧VDを変化させて行っている。

【0005】

【発明が解決しようとする課題】 しかしながら、ゲート電圧VG又はドレイン電圧VDを僅か変化すると利得が急激に変化するので利得の調整が困難な問題点及び、利得を可変すると使用周波数帯域幅が急激に変化する問題点がある。

【0006】 本発明は、利得の調整が容易で且つ利得を変化しても使用周波数帯域幅の変化が少ないマイクロ波帯可変利得増幅器の提供を目的としている。

【0007】

【課題を解決するための手段】 図1は本発明の原理回路図である。図1に示す如く、エミッタが接地されたトランジスタ20のコレクタとベース間に、直流カット用コンデンサC20、C21とダイオードDと抵抗Rの直列回路で且つ該ダイオードDと該抵抗Rの接続点に可変出来る電圧を印加した負帰還回路を設けた構成とする。

【0008】

【作用】 本発明によれば、エミッタが接地されたトランジスタ20のコレクタとベース間に、直流カット用コンデンサC20、C21とダイオードDと抵抗Rの直列回路で且つダイオードDと抵抗Rの接続点に電圧VRを印加した負帰還回路を設け、電圧VRを変化することでダイオードDの容量を変化させて帰還量を変化し、トランジスタ20の利得を変化している。

【0009】 即ち、電圧VRの変化にてダイオードDの容量が急激に変化しても、帰還量はそれ程急激に変化しないので、トランジスタ20の利得の変化は緩やかで、利得を可変するのが容易で、又負帰還量の変化で利得を可変しているの、使用周波数帯域幅の変化は少なくなる。

【0010】

【実施例】 図2は本発明の実施例のマイクロ波帯可変利得増幅器の回路図である。図中、20はソースが接地されたFET、C1、C5、C20、C21は直流カット用コンデンサ、C2、C6はインピーダンス整合用コンデンサ、C3、C4はバイパス用コンデンサ、1～4はマイクロストリップライン、5は入力側インピーダンス整合回路で、コンデンサC1～C3、マイクロストリップライン1、2で構成され、6は出力側インピーダンス整合回路で、コンデンサC4～C6、マイクロストリップライン3、4で構成されている。

【0011】 FET20のゲートにはマイクロストリップライン2を介してゲート電圧VGが印加されており、FET20のドレインにはマイクロストリップライン6を介してドレイン電圧VDが印加されており、又FET20のドレインとゲート間は、直流カット用コンデンサC20、C21とバラクタダイオードDと抵抗Rの直列回路で且つバラクタダイオードDと抵抗Rの接続点に可変出来る電圧VRを印加した負帰還回路で接続されている。

【0012】 マイクロ波帯の入力信号は、入力側インピーダンス整合回路5を介してFET20のゲートに投入し、増幅されFET20のドレインより、出力側インピーダンス整合回路6を介して出力されるが、バラクタダイオードDへの印加電圧VRの電圧を変化すると、バラクタダイオードDの容量が変化し負帰還量も変化し利得が変化する。

【0013】 この場合は、電圧VRの変化にてバラクタダイオードDの容量が急激に変化しても、帰還量はそれ程急激に変化しないので、トランジスタ20の利得の変化は緩やかで、利得を可変するのが容易で、又負帰還量の変化で利得を可変しているの、使用周波数帯域幅の変化は少なくなる。

【0014】 上記はダイオードDとしては、バラクタダイオードを用いることで説明したが、これはPINダイオード、PNダイオード(可変容量ダイオード)等を用いても勿論同様の効果が得られる。

【0015】

【発明の効果】以上詳細に説明せる如く本発明によれば、利得の調整が容易で且つ利得を変化しても使用周波数帯域幅の変化が少ないマイクロ波帯可変利得増幅器が得られる効果がある。

【図面の簡単な説明】

【図1】は本発明の原理回路図、

【図2】は本発明の実施例のマイクロ波帯可変利得増幅器の回路図、

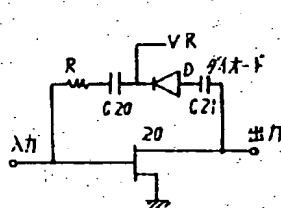
【図3】は従来例のマイクロ波帯可変利得増幅器の回路図である。

【符号の説明】

1～4, 11～15はマイクロストリップライン、5, 6, 15, 16はインピーダンス整合回路、20はトランジスタ、FET、C1～C6, C11～C16, C20, C21はコンデンサ、Dはダイオード、バラクタダイオード、Rは抵抗、VRは可変電圧、VGはゲート電圧、VDはドレイン電圧を示す。

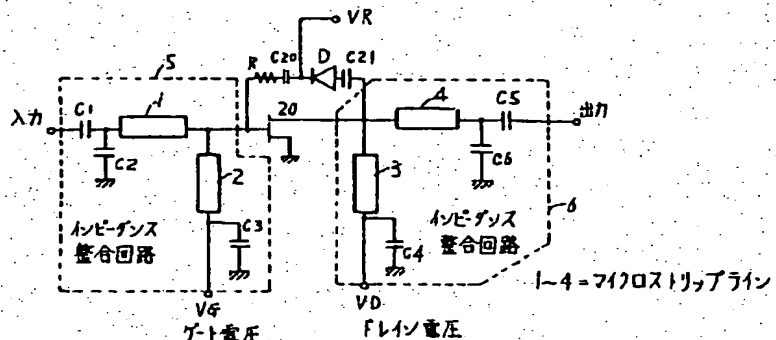
【図1】

本発明の原理回路図



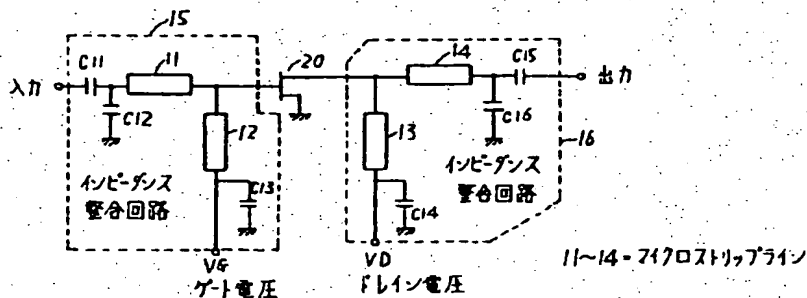
【図2】

本発明の実施例のマイクロ波帯可変利得増幅器の回路図



【図3】

従来例のマイクロ波帯可変利得増幅器の回路図



フロントページの続き

(72) 発明者 植田 博和

北海道札幌市中央区北一条西2丁目1番地

富士通北海道デジタル・テクノロジー株

式会社内